

引用格式:刘洁,王轩,龚科,等. 基于 ADC 噪声分布的亚皮秒级时钟抖动测试方法[J]. 微电子学与计算机,2020,37(3):71-75. [LIU J, WANG X, GONG K, et al. Sub-picosecond level clock jitter measurement technique based on ADC noise distribution [J]. Microelectronics & Computer, 2020, 37(3): 71-75.]

基于 ADC 噪声分布的亚皮秒级时钟抖动测试方法

刘 洁¹, 王 轩¹, 龚 科¹, 马 伟¹, 周国昌¹, 袁雅婧²

(1 中国空间技术研究院 西安分院, 陕西 西安 710100; 2 许昌学院, 河南 许昌 461000)

摘 要: 针对时钟抖动与 ADC 信噪比的关系, 提出了一种基于 ADC 噪底能量分布的亚皮秒级时钟抖动的测试方法. 通过建立 ADC 的采样误差模型, 推导出时钟抖动引起的采样误差表达式, 分析了时钟抖动造成的采样精度与采样频率上限, 剥离出不同频点 ADC 噪声的成因, 从而得到利用双频点采样的时钟亚皮秒级抖动测试方法. 并对该方法进行了仿真和测试验证, 结果显示 GHz 以上频率的时钟亚皮秒级抖动测试误差小于 10 fs, 表明该方法简洁、有效, 具有很高的测试精度.

关键词: ADC; 信噪比; 时钟抖动; 亚皮秒

中图分类号: TN792 **文献标识码:** A **文章编号:** 1000-7180(2020)03-0071-05

Sub-picosecond level clock jitter measurement technique based on ADC noise distribution

LIU Jie¹, WANG Xuan¹, GONG Ke¹, MA Wei¹, ZHOU Guo-chang¹, YUAN Ya-jing²

(1 Xi'an Institute of Space Radio Technology, Xi'an 710100, China;
2 Xuchang University, Xuchang 461000, China)

Abstract: For the affection of clock jitter on signal-to-noise ratio (SNR), a novel technique of measuring sub-picosecond level clock jitter based on ADC noise distribution is proposed. By modeling the sampling error of ADC, the mathematical formula of sampling error caused by clock jitter was observed. It also presented the highest frequency of sampled signal limited by SNR. For the different determinant of sampling noise, the measure of sub-picosecond level clock jitter by two frequency sampling was observed. All the conclusions were verified by simulation and test. The results show the test error is less than 10fs in clock jitter measurement up to a signal frequency of 1.6GHz, which indicated that the proposed method had a characterization of easy operation and high resolution.

Key words: ADC; signal-noise ratio; clock jitter; sub-picosecond

1 引言

通信系统速率不断提高, 时钟质量成为影响系统性能的关键因素. 时钟的短期不稳定, 即抖动, 是衡量时钟质量的关键指标. 时钟抖动的大小和分布直接影响着串行通信的误码率, 也决定了高速数据转换的信噪比^[1-3]. 对时钟抖动的精确测量有助于识别抖动根源, 优化抖动性能^[4].

为了简化测量过程, 提高高速时钟的测试精度, 同时节约测试仪器成本, 本文提出了一种基于 ADC 噪声分布的时钟抖动测量方法. 从时钟抖动与采样信号噪声能量的关系出发, 利用不同频点噪声能量对时钟抖动敏感度不同的特点, 剥离出采样噪声的时钟影响量, 通过双频点采样即可实现时钟相位抖动的间接测量, 在保证测量精度的基础上大大简化了测试过程, 同时该方法对 ADC 自身性能的依赖

性不高,测试精度稳定.

2 时钟抖动的产生机制及现有测试方法

时钟实际边沿与理想沿的偏差称为时钟抖动,一般分为周期抖动(Period Jitter)、周期间抖动(Cycle-to-Cycle Jitter)和时间抖动(Time Jitter)^[5]. 在高速信号处理系统中,主要是时间抖动与数据采集和串行通信的关系最为密切,可表示为: $t_{jk} = t_k - kT_C$, 其中 t_{jk} 为时钟第 k 个沿的抖动, t_k 为时钟第 k 个沿的实际时间, T_C 是理想时钟周期. 精确的测量和评估时钟信号的时间抖动(简称时钟抖动)在很大程度上有助于提高系统采样精度和信号传输质量. 随着信号频率的增加,现在的中频或射频通信系统中,时钟抖动一般在亚皮秒级,传统采用误码分析仪或示波器的直接测试法,由于精度原因导致测试误差过大已无法适用于该数量级的抖动的测量,目前亚皮秒级的时间抖动主要采用间接测量的方式,其中常用的为频域幂律积分法和 ADC 相干采样法.

2.1 频域幂律积分法

通过将时钟信号的频域相噪功率谱密度以斜率幂指数分区积分的方式转化为时钟的时间抖动的方法即为时钟抖动的幂律积分测试法. 时钟相噪在频域的单边噪声功率谱密度表示如图 1 所示. 该曲线按不同类型的噪声划分为斜率不同的区间. 其中($f_3 \sim f_4$) 内为白噪声,斜率为 1; ($f_2 \sim f_3$) 内为闪烁噪声,斜率为 f^{-1} ; ($f_1 \sim f_2$) 内为白调频噪声,斜率为 f^{-2} ; ($0 \sim f_1$) 内为闪频调频噪声,斜率为 f^{-3} ^[6]. 对不同区间内的功率谱密度积分求区间面积即为不同噪声产生的时域抖动,总的抖动为各类抖动的方和根^[7],即:

$$J_S = \frac{1}{2\pi f_{in}} \sqrt{A_1^2 + A_2^2 + A_3^2 + A_4^2} \quad (1)$$

式中, f_{in} 为被测信号频率.

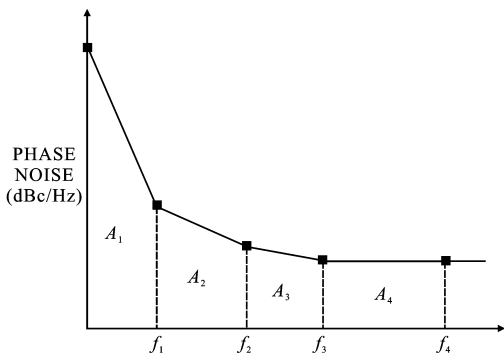


图 1 时钟信号的噪声功率谱密度

幂律积分法是在测试亚皮秒级时钟抖动的常用方法,该方法的最终转换抖动精度在很大程度上取决于相噪的积分范围^[8],由于时钟相噪的频域测量精度高达 -100 dB 以上,在测量足够多频点相噪的情况下,使用该方法可以达到很高的测试精度. 然而,多点相噪测量和相噪区间的划分无疑增加了测试复杂度和转换计算量,同时无论时钟源或晶振,在很多情况下并不会提供小于 10 Hz 的频偏指标,这也在一定程度上制约了该方法的测试精度.

2.2 ADC 相干采样法

相干采样是指输入信号频率与采样时钟频率相干,即 $f_S = mf_{in}$, 其中 m 为正整数. 设输入信号 $S(t) = A\sin(2\pi f_{in}t + \varphi_0)$, 当时钟包含一定量的抖动信息时,实际采样值 $S(t_k)$ 为:

$$\begin{aligned} S(t_k) &= A\sin(2\pi f_{in}kT_C + 2\pi f_{in}t_{jk} + \varphi_0) \\ &= A\sin\varphi_0 \cos(2\pi f_{in}t_{jk}) + A\sin(2\pi f_{in}t_{jk}) \cos\varphi_0 \end{aligned} \quad (2)$$

当 $|t_{jk}|_{\max} \ll 1/f_{in}$ 时, $\cos(2\pi f_{in}t_{jk}) \approx 1$, $\sin(2\pi f_{in}t_{jk}) \approx 2\pi f_{in}t_{jk} \ll 1$, 式(2)可化简为:

$$S(t_k) \approx A\sin\varphi_0 + 2\pi A f_{in} t_{jk} \cos\varphi_0 \quad (3)$$

设实际采样值与理想值的偏差为 ϵ_k , 则:

$$\begin{aligned} \epsilon_k &= S(t_k) - S(kT_C) \\ &= A\sin\varphi_0 + 2\pi A f_{in} t_{jk} \cos\varphi_0 - A\sin(2\pi f_{in}kT_C + \varphi_0) \\ &= 2\pi A f_{in} t_{jk} \cos\varphi_0 \end{aligned} \quad (4)$$

故而:

$$t_{jk} = \frac{1}{2\pi A f_{in} \cos\varphi_0} \epsilon_k \quad (5)$$

由式(5)可以看出,当 $\cos\varphi_0 \neq 0$ 时,时钟抖动 t_{jk} 与采样误差 ϵ_k 成正比,故可以通过 ϵ_k 的大小和分布近似的描述 t_{jk} 的大小和分布.

相干测量法原理简单,可以同时测得时钟抖动的大小和分布,但是输入信号的频率同时受到 ADC 的模拟输入带宽和时钟频率的限制且需要严格相关. 另外,由于采样误差 ϵ_k 忽略了 ADC 的量化噪声和微分非线性等误差,使得该方法对 ADC 器件自身的精度依赖较大,工程应用中的可重复性不强^[9].

3 基于 ADC 噪底能量的双频点测量法

3.1 时钟抖动对信噪比的影响

在 ADC 转换系统中,带有一定抖动的时钟采样情况如图 2 所示. 时钟抖动引起的采样误差(忽略二次及以上的小量)可表示为:

$$V_{err}(k) = t_{jk} \frac{dS(t)}{dt} \quad (6)$$

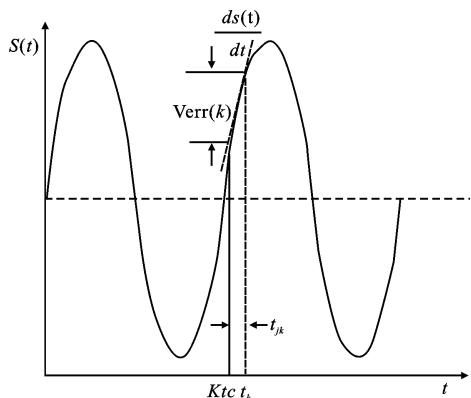


图2 时钟抖动对采样的影响

设输入信号为 $S(t) = A\sin(2\pi f_{in}t)$ 的正弦波信号,则抖动在信号过零点产生最大采样误差^[10]:

$$V_{err} = t_j \left. \frac{dS(t)}{dt} \right|_{t=0} = A2\pi f_{in} t_j \quad (7)$$

式中, t_j 为时钟相位抖动的均方根值. 则式(7)反映了时钟抖动引起的采样噪声能量,故仅考虑时钟抖动时系统的信噪比为:

$$SNR_{jitter} = 20\log \frac{A}{V_{err}} = -20\log(2\pi f_{in} t_j) \quad (8)$$

然而实际 ADC 采样过程中,引起系统噪声的因素不仅有时钟抖动,还应包括量化噪声、微分非线性噪声和热噪声,为简化其隔离抖动的作用,将这些固定幅值的非线性噪声合并为一个附加项,用 ϵ 表示. 故对式(8)做进一步修正得到:

$$SNR = -20\log \left[(2\pi f_{in} t_j)^2 + \left(\frac{1+\epsilon}{2^N} \right)^2 \right]^{1/2} \quad (9)$$

式中, N 为 ADC 的采样位数.

3.2 时钟抖动分量抽取

由式(9)可以看出,ADC 的转换信噪比由两部分组成,其中由时钟抖动引起的噪声能量随输入信号频率的提高,以 6dB/倍频的速率增大;而由热噪声和 ADC 自身器件非线性带来的噪声,其幅度为一固定量.

可以看出,当输入信号频率较低时, $2\pi f_{in} t_j \ll \frac{1+\epsilon}{2^N}$, 时钟抖动所带来的噪声能量将淹没在非线性幅度噪声下,故可以忽略不计. 此时 ADC 转换系统噪声可认为全部由等效的复合噪声组成(包括热噪声、量化噪声、微分非线性噪声和信号幅度噪声等). 其信噪比可以表示为:

$$SNR_L = -20\log \frac{1+\epsilon}{2^N} \quad (10)$$

故而:

$$\frac{1+\epsilon}{2^N} = 10^{-\frac{SNR_L}{20}} \quad (11)$$

式中, SNR_L 为低频输入信号的转换信噪比.

同时,根据等式(9)有:

$$t_j = \frac{\sqrt{(10^{-\frac{SNR_H}{20}})^2 - \left(\frac{1+\epsilon}{2^N}\right)^2}}{2\pi f_{in}} \quad (12)$$

将式(11)代入有:

$$t_j = \frac{\sqrt{(10^{-\frac{SNR_H}{20}})^2 - (10^{-\frac{SNR_L}{20}})^2}}{2\pi f_{in}} \quad (13)$$

式中, SNR 是高频输入信号的转换信噪比. 从式(13)的结论可以得看出,可以通过选取高低两个频点作为输入信号,在频域分析得到 SNR 后,通过取差值剥离的方法可以得到仅由时钟抖动带来的噪声部分,并间接测量时钟抖动.

式(13)给出了利用不同频点噪声能量间接测试时钟抖动的数学公式. 然而此时得到的时钟抖动包含被测时钟抖动及 ADC 孔径抖动两部分,是时钟性能与测试所使用 ADC 芯片性能的综合体现,为进一步提高测试精确且排除 ADC 芯片自身性能的影响,对式(13)的结论进一步修正为:

$$t_{jitter} = \sqrt{t_j^2 - t_{aj}^2} \quad (14)$$

式中, t_{aj} 为 ADC 芯片的孔径抖动,结合公式(13)、(14),可以得到精确的时钟抖动测试值.

4 仿真验证

为验证所提出理论的正确性,使用 Matlab 仿真不同精度的 ADC 在叠加时钟抖动后的信噪比变化,结果如图 3~5 所示. 其中输入信号频率范围为 10 MHz~1 GHz,采样时钟上叠加的时间抖动分别设计为 1 Ps, 0.5 Ps, 0.25 Ps.

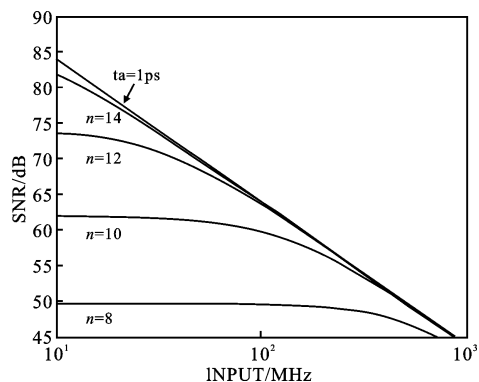


图3 1ps 时钟抖动对转换分辨率的影响

图 3~5 中,黑色为根据公式(8)拟合的单纯由

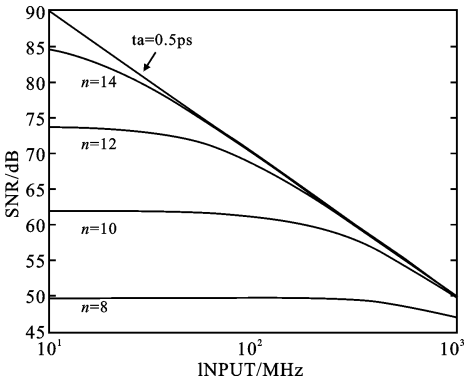


图 4 0.5ps 时钟抖动对转换分辨率的影响

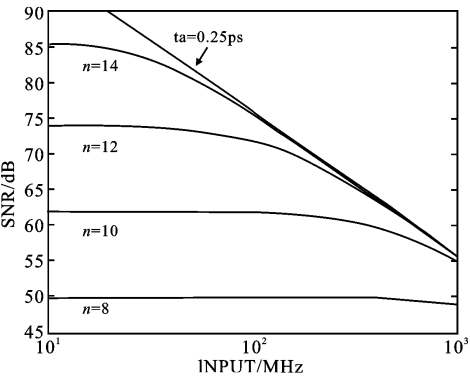


图 5 0.25ps 时钟抖动对转换分辨率的影响

时钟抖动制约的 ADC 信噪比曲线,其余为不同分辨率 ADC 在相同时钟抖动的情况下的实际信噪比仿真图.可以看出,在输入信号频率较高时,不同分辨率 ADC 的信噪比的仿真曲线趋近于公式(8)拟合的信噪比.该仿真结果表明,实际的 ADC 采样过程中,低频信号的转换分辨率主要由 ADC 固有的量化噪声、非线性以及热噪声等因素决定,高频信号的转换分辨率主要由采样信号的时间抖动决定,与公式(8)、(9)给出的结论一致.故可以通过测量不同输入频点信噪比的方法,剥离时钟抖动影响因素,从而达到间接测试的效果.

5 时钟抖动测试

5.1 测试方法

一种基于 ADC 噪底能量分布的时钟相位抖动测试方法如图 6 所示.信号发生源产生单频点正弦信号作为 ADC 输入信号,同时在信号源与 ADC 之间接入带通滤波器以排除信号源自身性能差异带来的影响,以被测时钟作为 ADC 采样时钟.具体的测试方法为:

(1)首先信号源产生低频单载波正弦信号,用图 6 所示系统对该频点信号采样并做 FFT 变换,

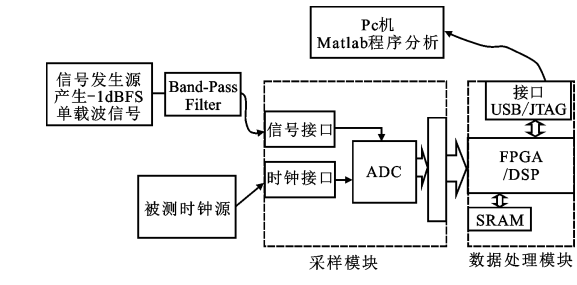


图 6 时钟抖动对采样的影响

得到该频点的信噪比 SNRL,表 1 是按照图 3~5 中的仿真结果给出的低频输入频率推荐值,以保证该频点下,时钟抖动产生的噪声成分远小于幅度噪声.

表 1 不同 ADC 分辨率对应的低频输入频点

ADC 采样位数	8 Bit	10 Bit	12 Bit	14 Bit
采样频点	$\leq 10\text{ MHz}$		$\leq 3\text{ MHz}$	

(2)用信号发生器产生幅度不变的高频单载波正弦信号(频率 100 MHz 左右),类似的,求该频点的信噪比 SNRH,表 2 是按照仿真结论给出的高频输入频率推荐值,以保证该频点下,时钟抖动产生的噪声成分远大于幅度噪声,此时时钟抖动是 SNR 中的主要噪声来源.

表 2 不同 ADC 分辨率对应的低频输入频点

ADC 采样位数	8 Bit	10 Bit	12 Bit	14 Bit
采样频点	$\geq 500\text{ MHz}$		$\geq 200\text{ MHz}$	

(3)将 SNR1、SNR2 带入公式(13)中,即可得到系统整体的孔径抖动 t_j ;

(4)用公式(14)对测试结果进行修正,以排除 ADC 器件自身孔径抖动的影响,得到被测时钟的时间抖动 t_{jitter} .

5.2 测试结果

为验证所提出的测试方法,采用安捷伦公司微波信号发生器 E8267D 作为被测信号的时钟源,分别应用频域幂律积分法和本文提出的 ADC 噪底能量分析法对 1.6 GHz、1 GHz 和 500 MHz 这三种不同频率时钟的抖动性能进行测试验证.其中相噪测试仪选用安捷伦公司 N9300,ADC 芯片选用 TI 公司高速模数转换芯片 ADC12D1600.图 7 所示是采用频域幂律积分法时,被测信号时钟信号的相噪测试结果,图 8 所示是采用 ADC 噪底能量分析法时,ADC 在三种被测频率下的信噪比表现,两种测试方法的精度对比结果如表 3 所示.

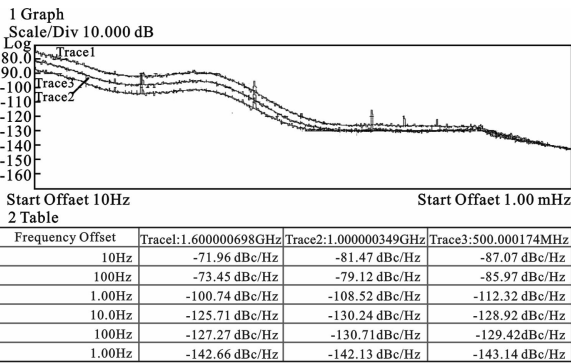


图 7 被测时钟源频域相噪测试结果

表 3 测试精度对比

被测频率	时钟抖动		测试误差
	频域幂律积分法	ADC 噪底能量分析法	
1.6 GHz	376.9/f _s	384/f _s	7.1/f _s
1 GHz	281.9/f _s	284.9/f _s	3/f _s
500 MHz	273.2/f _s	279.5/f _s	6.3/f _s

通过测试精度对比可以看出,本文所提出的测试方法不需使用专门的抖动测试仪器或频谱测试

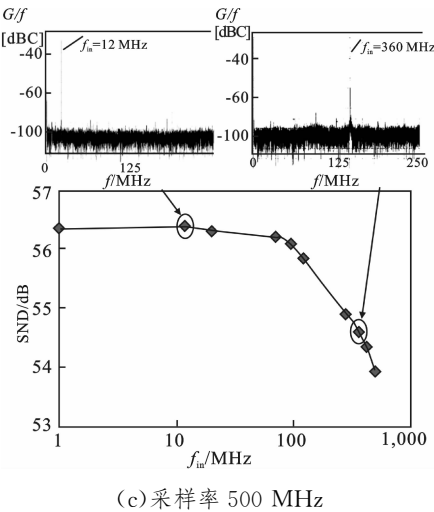


图 8 不同采样频率的 SNR 测试结果

仪,仅通过 ADC 器件对两个频点的信号采采样分析即可准确得到高速时钟的亚皮秒级时间抖动,测试精度高,误差仅不到 10fs,能够满足当前高速采样或信号传输领域绝大多数是时钟抖动的测试需求。

6 结束语

本文针对时钟抖动与 ADC 信噪比的关系,提出了一种基于 ADC 噪底能量分布的亚皮秒级时钟抖动的测试方法.通过建立 ADC 的采样误差模型,推导出时钟抖动引起的采样误差表达式,从而根据不同频点 ADC 噪声的成因不同的原理,得到利用双频点采样的时钟亚皮秒级抖动测试方法.同时并对该方法进行了仿真和测试验证,结果显示 GHz 以上频率的时钟亚皮秒级抖动测试误差小于 10fs,表明该方法简洁、有效,具有很高的测试精度。

参考文献:

[1] ALFIO ZANCHI, CARLO SAMORI. Analysis and characterization of the effects of clock jitter in A/D converters for subsampling[J]. IEEE Transactions on Circuits and systems, 2008, 55(2): 522-534.

[2] JOSHUA LIANG, ALI SHEIHOESLAMI, HIRO-TAKA TAMURA, et al. On-chip jitter measurement using jitter injection in a 28Gb/s PI-Based CDR[J]. IEEE Journal of Solid-state Circuits, 2018, 53(3): 750-761.

[3] JOSHUA LIANG, CURTIS R. MENYUK. Computation of the timing jitter, phase jitter, and line width of a similariton[J]. Journal of Optical Society of America B, 2018, 35(5): 1200-1210.

- a598e26fe0411ceb07fbc0d98eb609d8&site=xueshu_se . 2014. DOI:10.1109/ISIT.2014.6875015
- [8] ZHOU X, ZHANG R, HO C K . Wireless information and power transfer: architecture design and rate-energy Tradeoff[J]. IEEE Transactions on Communications, 2012, 61(11):4754-4767.
- [9] HU L, ZHANG C, XU J Z . Simultaneous wireless information and power transfer with co-channel, interference [EB/OL]. http://xueshu.baidu.com/user-center/paper/show?paperid=508c287ea7427ee2e3abaaf0a9b5dc90&site=xueshu_se . 2014. DOI:10.1109/PIMRC.2014.7136523
- [10] YANG G, HO C K, ZHANG R, et al. Throughput optimization for massive mimo systems powered by wireless energy transfer[J]. IEEE Journal on Selected Areas in Communications, 2015, 33(8):1.
- [11] SAKR A, HOSSAIN E . Analysis of K-tier uplink cellular networks with ambient RF energy harvesting [J]. IEEE Journal on Selected Areas in Communications, 2015. DOI:10.1109/JSAC.2015.2435358
- [12] KONG H B, FLINT I, WANG P, et al. Exact Performance Analysis of Ambient RF Energy Harvesting Wireless Sensor Networks With Ginibre Point Process [J]. IEEE Journal on Selected Areas in Communications, 2016. DOI:10.1109/GLOCOM.2014.7037012
- [13] 杨健, 张晶, 霍彦奇. 具有能量收集功能的无线中继网络资源分配[J]. 无线电通信技术, 2017(6):20-23.
- [14] LU X, WANG P, NIYATO D, et al. Resource allocation in wireless networks with rf energy harvesting and transfer[J]. IEEE Network, 2014, 29(6): 68-75.
- [15] LI W, KU M L, CHEN Y, et al. On outage probability for stochastic energy harvesting communications in fading channels[J]. IEEE Signal Processing Letters, 2015, 22(11):1893-1897.
- [16] TUAN P V, KOO I. Optimal multiuser MISO beamforming for power-splitting swipt cognitive radio networks[J]. IEEE Access, 2017(5):14141-14153.

作者简介:

张清宾 男,(1995-),硕士研究生.研究方向为无线移动通信. E-mail:m17071002@s.upc.edu.cn.

李世宝 男,(1978-),硕士,副教授.研究方向为移动计算、无线传感网络、干扰对齐.

(上接第 75 页)

- [4] DEMIR A. Computing timing jitter from phase noise spectra for oscillators and phase-locked loops with white and 1/f noise[J]. IEEE Trans on Circuits and Systems I, 2006, 53(9):1869-1884.
- [5] 吴义华. 利用 ADC 测量时钟技术的研究[D]. 合肥:中国科技大学,2007.
- [6] HEYDARI P. Analysis of the PLL jitter due to power/ground and substrate noise[J]. IEEE Trans on Circuits and Systems I, 2004, 51(12):2404-2416.
- [7] WALT KESTER. Converting Oscillator Phase Noise to Time Jitter[EB/OL]. IEEE Trans on Circuits and Systems I, Application Note MT-008, Analog Devices. <http://www.analog.com>.
- [8] 曹鹏,王明飞,费元春. 估算高稳时钟抖动的幂律积分下限研究[J]. 电子学报,2010,38(12):2876-2849.
- [9] 吴义华,杨俊峰,邓美彩. 几种利用 ADC 采样测量时钟抖动的方法比较[J]. 电子测量与仪器学报,2007,21(2):70-76.

- [10] 曹鹏,费元春. 孔径抖动对中频采样系统信噪比影响的研究[J]. 电子学报,2004,32(3):381-383.

作者简介:

刘洁 女,(1987-),硕士,工程师.研究方向为高速高精信号采集技术、卫星数字通信技术、数模混合集成电路设计技术等. E-mail:liujie4213@126.com.

王轩 男,(1986-),硕士,工程师.研究方向为数模混合集成电路设计、抗辐射加固技术、ASIC/SoC 设计技术.

龚科 男,(1982-),硕士,高级工程师.研究方向为卫星数字通信技术、高速数模混合电路设计、抗辐射加固技术等.

马伟 男,(1986-),硕士,工程师.研究方向为卫星数字通信技术、高速数模混合电路设计技术等.

周国昌 男,(1978-),博士,研究员.研究方向为卫星通信技术、抗辐射加固技术、大规模集成电路设计、SOC 设计技术等.

袁雅婧 女,(1983-),博士,副教授.研究方向为抗辐射加固技术、ASIC/SOC 设计技术等.